

РАДІОЕЛЕКТРОНІКА ТА РАДІОЕЛЕКТРОННЕ АПАРАТОБУДУВАННЯ

УДК 681.391.1 (043.2)

В. М. Кичак¹
В. Д. Тромсюк¹

ПОЗИЦІЙНИЙ МЕТОД ОЦІНЮВАННЯ ХАРАКТЕРИСТИК БІТОВИХ ПОМИЛОК

¹Вінницький національний технічний університет

Розроблено позиційний метод оцінювання бітових помилок, який на відміну від інших враховує позиції вставок і випадань (видалень) бітів, що дозволяє виявляти бітові помилки на фоні адитивних завад і оцінювати їх характеристики. Метод дозволяє відокремлювати одну від одної помилки різних типів: вставки, випадання і фонові адитивні помилки.

Ключові слова: синхропослідовність, M-послідовність, бітова помилка, вставки, випадання, адитивні бітові помилки.

Вступ

Всі методи вимірювання ймовірності бітових помилок ґрунтуються на порівнянні прийнятої та переданої бітових послідовностей [1]. Під час оцінювання характеристик бітових помилок виникають такі задачі: синхронізація приймального та передавального обладнання, втрата даних під час вимірювання, велика тривалість вимірювання та інші [1]. Крім того, для більшості методів оцінювання характеристик бітових помилок характерна висока апаратна складність. Тому виникає потреба вимірювання і контролю характеристик бітових помилок і одиничних адитивних помилок з енергетично великою ефективністю та малою апаратною складністю.

Для розв'язання вищеперерахованих завдань існує багато методів контролю параметрів бітових помилок, але більшість з них мають характерні недоліки [1]. Наприклад, кореляційний метод оцінювання характеристик бітових помилок не дозволяє однозначно визначити позиції вставлених і видалених бітів у синхропослідовності [1]. Також апаратна складність пристрою, побудованого на основі кореляційного методу, досить висока, оскільки кількість компараторів, які потрібні для побудови мережі дорівнює періоду T . В зв'язку з цим, актуальною є науково-технічна задача створення методів і розробки технічних засобів оцінювання характеристик бітових помилок зі вставками та випаданнями бітів. В свою чергу, виникає потреба у виведенні комплексного показника — ймовірності бітових помилок (BER), що дозволить точніше визначити надійність і продуктивність дискретних каналів приймання та передавання даних [2].

Мета і задачі дослідження

Метою дослідження є зменшення апаратної складності пристроїв оцінювання характеристик бітових помилок.

Для досягнення мети потрібно розв'язати такі задачі:

1. Розробка позиційного методу оцінювання характеристик бітових помилок.
2. Побудова структурної схеми пристрою оцінювання характеристик бітових помилок на основі позиційного методу.
3. Оцінка апаратної складності і швидкодії пристрою оцінювання характеристик бітових помилок побудованого на основі позиційного методу.

Постановка задачі виявлення бітових помилок полягає в такому. Нехай є деякий дискретний канал передачі даних, в якому можуть з'являтися такі типи помилок:

- бітові помилки, які породжуються вставками і випаданнями бітів в довільних місцях переданої через канал тестової послідовності;
- адитивні помилки, які з'являються в наслідок інверсії деяких бітів тестової послідовності.

Необхідно на основі аналізу переданої через канал тестової послідовності визначити такі характеристики бітових помилок: Ins 2. — вставка двох бітів; Del 3 — випадання 3 бітів; L_1, L_2 — позиції бітових помилок (кількість бітів від початку потоку) (рис. 1): позиції L в яких вони розташовані; типи помилок (вставка Ins або випадання Del); довжини помилок ΔL в бітах.

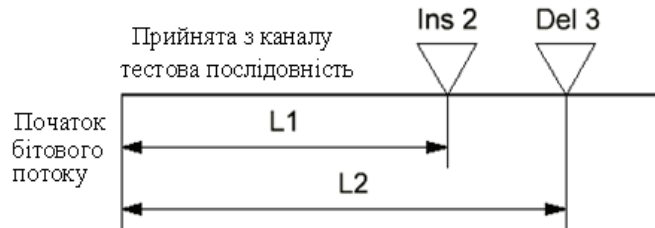


Рис. 1. Послідовність з бітовими помилками

В кожному вікні бітової послідовності блоками формування оцінок очислюються міри близькості між відрізками прийнятої з каналу послідовності і всіма можливими циклічними зсувами еталонної тестової послідовності. Далі визначається величина зсуву L , яка відповідає максимальному значенню цієї міри.

Оцінка найімовірнішої фази (найімовірнішої величини зсуву) може бути знайдена за аргументом максимального значення частоти повторення однакових величин, які названі раніше. Для реалізації цього підходу необхідно застосовувати таку еталонну тестову послідовність, в якій будь-які розміщені поряд m біт однозначно визначають фазу послідовності. До таких послідовностей належать М-послідовності, послідовності Де Брейна, а також модифіковані послідовності Де Брейна [3].

Аналіз досліджень та публікацій

Відомі пристрої вимірювання параметрів бітових помилок таких виробників обладнання як: Hewlet Packard, Finisar systems, Anritsu, International Data Incorporated і багато інших, які дозволяють отримати достатню інформацію про адитивні помилки в різних дискретних каналах передачі інформації [4]. Однак в жодному з відомих пристроїв не реалізовані алгоритми обчислення параметрів вставок і випадань біт. Складність створення зазначених алгоритмів полягає в тому, що бітові помилки проявляються на фоні адитивних завад, які завжди присутні в реальних каналах. Останні можуть призводити до збільшення похибки обчислення довжини вставок (випадань) та їх позицій. Ступінь впливу адитивних завад на похибку обчислення характеристик бітових помилок, на сьогодні, практично не досліджена [1—4].

Відомі методи виявлення і оцінки параметрів бітових помилок не дозволяють отримати інформацію про такі їх характеристики, як довжина вставок, випадань і позиції розміщення в аналізованих секторах даних або прийнятих даних в телекомунікаційних мережах [5]. Тому виникає необхідність розробки алгоритмів, які дозволять дати однозначну оцінку основним параметрам бітових помилок (вставкам, випаданням і фоновим адитивним помилкам).

Організація синхронізації

Розглянемо М-послідовність, в якій символ з номером $i + k$ є лінійною комбінацією попередніх символів:

$$a_{i+k} = C_1 a_{i+k-1} + C_2 a_{i+k-2} + \dots + C_k a_i,$$

де коефіцієнт $c_i \in GF(2)$. Для побудови такої послідовності достатньо знати k послідовних символів $a_{i+k-1}, a_{i+k-2}, \dots, a_i$.

Така послідовність може бути отримана за допомогою регістра зсуву (RG) [6]. Така схема звичай реалізується на базі регістра зсуву з лінійними зворотними зв'язками (33). Для прикладу розглянемо М-послідовність для $m = 8$ і примітивного многочлена $g(x) = x^8 + x^4 + x^3 + x^2 + 1$.

В подібних схемах проводиться додавання за модулем два деяких біт, які містяться в регістрі зсуву синхропослідовності. Номера цих біт визначаються твірним многочленом послідовності. Результат додавання заноситься в старший розряд регістра зсуву, при цьому молодший біт, який з'являється на виході схеми, є черговим членом М-послідовності. При цьому період М-послідовності дорівнює $T = 2^m - 1$. Кількість різних М-послідовностей заданого порядку m визначається

кількістю примітивних многочленів степеня m над полем $GF(2)$, а саме:

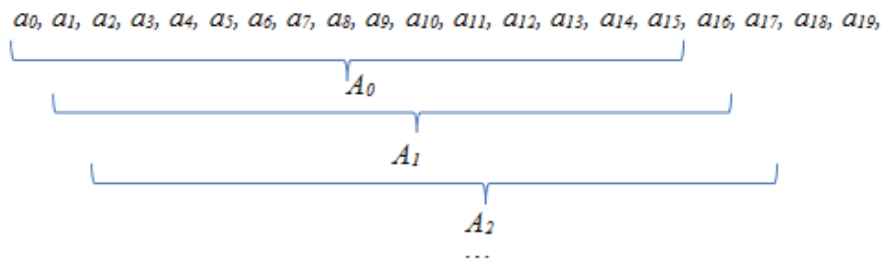
$$N = \varphi(2^m - 1)/m,$$

де $\varphi(x)$ — функція Ейлера.

М-последовність є частковим випадком модифікованої последовності Де Брейна, однак вона має високі автокореляційні властивості і це одна із найважливіших її властивостей для оцінки характеристик бітових помилок. Клас модифікованих последовностей Де Брейна набагато ширший класу М-последовностей, оскільки кількість последовностей де Брейна (і модифікованих последовностей Де Брейна) порядку m визначається такою формулою:

$$N = 2^{(2^{m-1}-m)}.$$

Вибірка із тестової М-последовності m взятих підряд біт $A_j = (a_j, a_{j+1}, \dots, a_{j+m-1}), j = 0, 1, \dots, T-1$ синхросимволом, де m — степінь початкового многочлена последовності; $T = 2^{m-1}$ — період М-последовності. Розглянемо приклад утворення синхросимволів в бітовому потоці для $m = 16$.



де $a_0, a_1, a_2, a_3, \dots, a_j$ — бітовий потік; $A_0, A_1, A_2, \dots, A_j$ — синхросимволи, взяті зі зсувом на один біт.

Індекс j будемо називати позицією еталонного синхросимвола, який фактично є порядковим номером синхросимвола на одному періоді еталонної тестової последовності. При цьому елемент a_j — синхробіт, а індекс j при ньому — позиція синхробіт (він показує позицію синхросимвола). Завдяки псевдовипадковим властивостям М-последовності має місце однозначна і взаємна відповідність позиції та синхросимвола (m -бітового символу), тобто вибірка T взятих підряд синхросимволів М-последовності є перестановкою всіх чисел від 1 до $2^m - 1$. При цьому кожний синхросимвол несе в собі інформацію про своє розміщення в потоці даних і про позицію наступних і попередніх синхросимволів.

Позиційний метод

Пропонується такий позиційний метод для оцінювання характеристик бітових помилок на основі синхросимволів з особливими параметрами. Для спрощення викладання матеріалу у подальшому використовуватиметься скорочена назва даного методу — позиційний метод.

До вхідних і вихідних характеристик позиційного методу відносяться такі дані:

1. Вхід:

- $a_0 \dots a_{T-1}$ — елементи еталонної тестової последовності;
- A_0, A_1, \dots, A_j — синхросимволи, які взяті із зсувом на один біт;
- c — значення лічильника за модулем T .

2. Вихід:

- j — позиція синхросимвола;
- A_j — синхросимвол з позицією j .

Суть позиційного методу полягає в тому, що між позиціями і синхросимволами М-последовності існує зв'язок, який означає, що біти М-последовності можна визначити через функцію розміщення, яка відображає елементи поля $GF(2^v)$ в елементи поля $GF(2^k)$

$$tr_k^v(x) = \sum_{p=0}^{(v/k)-1} x^{2^{k \cdot p}}.$$

Для двійкової М-последовності $v = m, k = 1$, тому черговий елемент М-последовності визначається таким чином:

$$a_j = tr_1^m(a^j) = \sum_{p=0}^{m-1} (a^j)^{2^p} = \sum_{p=0}^{m-1} (a^{2^p})^j.$$

Синхросимволи A_j при цьому можуть бути вираженими через базисні елементи a^0, \dots, a^{m-1} поля $GF(2^m)$ таким чином:

$$A_j = \sum_{t=0}^{m-1} a^t \text{tr}_1^m(a^{j+t}),$$

де j — позиція синхросимвола.

Далі перепишемо отриманий вираз для синхросимвола

$$A_j = \sum_{t=0}^{m-1} a^t \text{tr}_1^m(a^{j+t}) = \sum_{t=0}^{m-1} a^t \sum_{p=0}^{m-1} a^p (a^{j+t})^{2^p} = \sum_{t=0}^{m-1} \sum_{p=0}^{m-1} a^{j+2^p+t} = \sum_{p=0}^{m-1} (a^j)^{2^p} \sum_{t=0}^{m-1} a^{t(2^p+1)} = \sum_{p=0}^{m-1} x^{2^p} \cdot c_p, \quad (1)$$

де $x = a^j$, $c_p = \sum_{t=0}^{m-1} a^{t(2^p+1)}$ — деяка константа.

Таким чином, позиція синхросимвола j визначається як $j = \log_a x$, а x знаходиться з рівняння, яке складається на основі рівності (1)

$$A_j = \sum_{p=0}^{m-1} c_p \cdot x^{2^p}.$$

де c_p — деякі константи, $c_p \in GF(2^m)$. Таке рівняння має тільки один корінь в полі $GF(2^m)$, якщо $A_j \neq 0$.

Оцінка найімовірнішої фази

На основі початкового многочлена $f(x) = x^5 + x^2 + 1$ ($m = 5$) можна згенерувати потрібну М-послідовність (...1010111011000111110011010010000) для перевірки можливостей позиційного методу оцінювання характеристик бітових помилок. В табл. 1 приведена відповідність позицій та синхросимволів для цієї послідовності.

Таблиця 1

Відповідність позицій і синхросимволів для еталонної М-послідовності

Позиція i	Синхросимвол A_i	Позиція i	Синхросимвол A_i	Позиція i	Синхросимвол A_i	Позиція i	Синхросимвол A_i
0	10000	8	00110	16	00011	24	10111
1	01000	9	10011	17	10001	25	01011
2	00100	10	11001	18	11000	26	10101
3	10010	11	11100	19	01100	27	01010
4	01001	12	11110	20	10110	28	00101
5	10100	13	11111	21	11011	29	00010
6	11010	14	01111	22	11101	30	00001
7	01101	15	00111	23	01110	31	00000

Обчислення оцінки найімовірнішої фази з використанням вказаних тестових послідовностей може бути виконано таким чином. Прийнята з каналу вихідна бітова послідовність перетворюється в потік реальних синхросимволів, який обробляється ковзним вікном довжиною k символів

$$(\bar{A}_i, \bar{A}_{i+1}, \dots, \bar{A}_{i+k-2}, \bar{A}_{i+k-1}),$$

де i — номер реального синхросимвола в потоці.

Позиція $L(\bar{A}_i)$ реального синхросимвола в загальному випадку не відповідає позиції i еталонного синхросимволу через зсуви, викликані вставками і випаданнями біт і спотвореннями кодів \bar{A}_i фоновими адитивними завадами, тобто в загальному випадку $L(\bar{A}_i) \neq i \bmod T$, $L(\bar{A}_i)$ — оператор знаходження позиції синхросимвола (\bar{A}_i). Оператор знаходження позиції синхросимвола може бути реалізований апаратно на флеш-пам'яті в зв'язку з однозначною відповідністю в М-послідовності між m -розрядним двійковим вектором синхросимвола і кодом його номера (табл. 1).

У вікні можна знайти позиції синхросимволів і перерахувати їх за модулем T відносно реальної позиції $L(\bar{A}_i)$ першого синхросимвола у вікні. Таким чином отримується наступний вектор досліджуваного бітового вікна

$$L(\bar{A}_i), L(\bar{A}_{i+1}) - 1, \dots, L(\bar{A}_{i+k-2}) - k + 2, L(\bar{A}_{i+k-1}) - k + 1.$$

Елементи цього вектора є відносними позиціями R_i , які є різницею реальних позицій $L(\bar{A}_i)$ і значень i в лічильнику за модулем T

$$R_i = L(\bar{A}_i) - \text{Re}_{s_T} i.$$

Відносні позиції R_i відповідають величинам реальних зсувів між синхросимволами послідовності, яка приймається з каналу і синхросимволами еталонної тестової послідовності в кожній її i -й позиції. Якщо вставки, випадання і адитивні завади відсутні, то всі $R_i = \text{const}$, як в межах кожної ковзної обробки, так і протягом всього періоду T тестової M -послідовності. Якщо виникають вставки або випадання біт за відсутності фонових адитивних завад, то всі R_i однакові на всьому проміжку між суміжними бітовими помилками. Якщо в досліджуваному каналі виникають додаткові фонові адитивні завади, то через спотворення двійкових кодів деяких векторів синхросимволів A_i буде спостерігатися випадковий розкид значень R_i . В останньому випадку на основі введеного вище вектора вікна можна сформулювати оцінку найімовірнішої фази. За оцінки доцільно вибрати таке значення відносної позиції синхросимвола (ВПС), яке найчастіше зустрічається у векторі бітового вікна. При цьому кількість входжень позиції у вектор вікна буде називатися його вагою W_i . За допомогою істотної відносної позиції синхросимвола R можлива правильна оцінка фази послідовності у вікні до визначеного допустимого рівня ймовірності виникнення адитивних завад, який може бути знайдений шляхом імітаційного статистичного моделювання описаних нижче процедур.

Розробка схеми пристрою для реалізації позиційного методу

Структурна схема пристрою, в основу якого, покладений цей метод, показана на рис. 2.

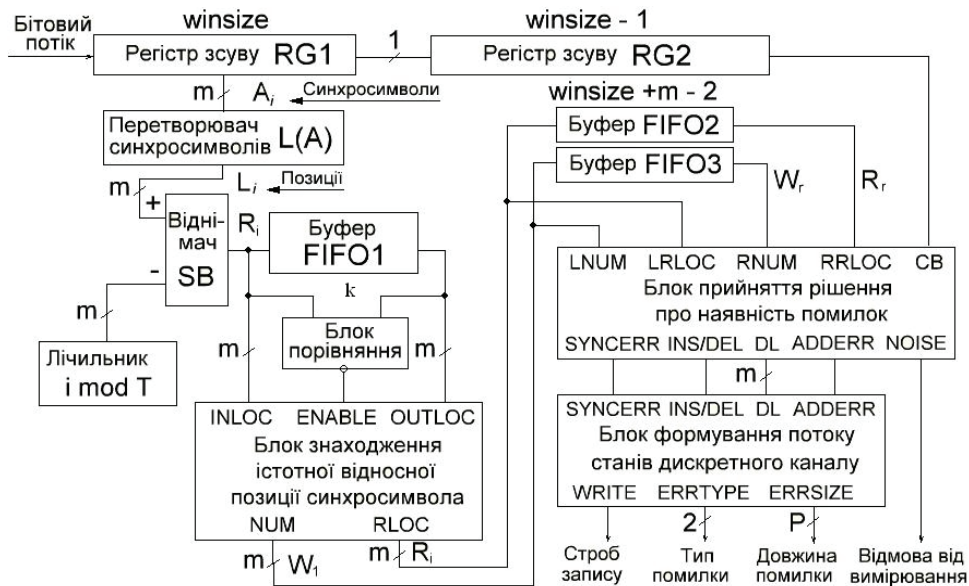


Рис. 2. Схема пристрою оцінювання характеристик бітових помилок побудованого на основі позиційного методу

На схемі використано такі позначення: RG — регістр зсуву; $L(A)$ — перетворювач синхросимволів в позиції бітів; SB — віднімач; i — вміст лічильника за модулем T (період); m — розрядність твірного многочлена M -послідовності (число ступенів лінійного регістра зсуву з зворотними зв'язками); FIFO — буфер (набір регістрів, послідовно з'єднаних m -розрядними шинами) ВПС, ємністю k символів; A — синхросимвол; L — позиція синхросимвола; R — ВПС; win size (window size) — розмір вікна; W_r — вага (кількість входжень позиції у вектор вікна); P — довжина потоку стану каналу (довжина помилки); INLOC — вхідна ВПС (in locator); OUTLOC (out locator) — вихідна ВПС; ENABLE — сигнал дозволу роботи блоку знаходження істотної ВПС; NUM (number) — вага істотної ВПС; RLOC (relative locator) — істотна ВПС; LNUM — вага істотної ВПС лівого

вікна; LRLOC (left relative locator) — істотна ВПС лівого вікна; RNUM — вага істотної ВПС правого вікна; RRLOC (right relative locator) — істотна ВПС правого вікна; CB (central bit) — центральний біт (загальний для лівого і правого вікон); SYNCERR (synchronization error) — сигнал помилки синхронізації; INS/DEL (insertion / deletion) — тип помилки синхронізації: вставка або випадання біт; DL (кількість біт) — розмір помилки синхронізації; ADDERR — сигнал адитивної помилки; NOISE (шум) — сигнал неможливості коректного вимірювання параметрів помилок; WRITE — строб запису для зовнішнього пристрою реєстрації інформації про помилки; ERRTYPE (error type) — тип помилки; ERRSIZE (error size) — розмір помилки.

Пристрій оцінювання характеристик бітових помилок, побудований на основі позиційного методу в дискретному каналі, працює таким чином.

M -розрядний реєстр зсуву RG1 (рис. 2) перетворює вхідну бітову тестову послідовність в послідовність синхроімпульсів A_i , яка у перетворювачі синхросимволів в позиції $L(A)$ конвертується в послідовність позицій L_i . Перетворювач синхросимволів у позиції $L(A)$ може бути реалізований на флеш-пам'яті або ПЗП ПЛІС (ємністю 2^m , m -розрядних слів).

Блок (SB), який здійснює операцію віднімання з кожної позиції бітів в дискретному каналі поточне значення лічильника, який містить змінну i за модулем T . Таким чином отримується послідовність ВПС R_i , яка з виходу блоку віднімання SB надходить на вхід буфера ВПС FIFO1. У випадку використання як тестову послідовність M -послідовність, в еталонній тестовій послідовності буде відсутній нульовий синхросимвол (табл. 1), якому відповідає позиція $2^m - 1$ (всі одиниці). В деяких випадках він може зустрічатися в прийнятій із дискретного каналу тестовій послідовності через наявність там помилок. Тому блок віднімання SB повинен відслідковувати появу на вході позиції $2^m - 1$ і видавати на вихід значення (не виконуючи при цьому операцію віднімання). Це необхідно для виключення впливу неіснуючих в еталонній послідовності відомих помилкових позицій на прийняття рішення про наявність бітових помилок.

Реєстр зсуву RG2 призначений для затримки біт тестової послідовності, яка в подальшому буде використана для знаходження адитивних помилок. Ця затримка необхідна для узгодження моментів прийняття рішення про наявність адитивних помилок і бітових помилок. Число ступенів реєстра зсуву RG2 на одиницю менше довжини вікна.

Блок знаходження істотної ВПС, в основу роботи якого покладений мажоритарний принцип, за допомогою якого в кожному такті формується позиція R_1 (RLOC), яка в цей момент частіше всього зустрічається в буфері ВПС FIFO1. Цій істотній позиції відповідає значення W_1 (NUM), тобто частота появи позиції в буфері відносних позицій FIFO1. Число ступенів буфера відносних позицій рівне $winsize$ (довжині вікна) і не має перевищувати $2^m - 1$ (це пов'язано із ємністю оперативної пам'яті в блоці знаходження істотних ВПС). Якщо на вхід буфера ВПС FIFO1 надходять і виходять однакові (без змін) ВПС, то обробка не потрібна і істотна ВПС не змінюється. Тому блок знаходження істотної ВПС активізується тільки в тому випадку, якщо вхідні і вихідні відносні позиції відрізняються. Сигнал дозволу роботи (ENABLE) блока знаходження істотної відносної позиції синхросимвола формується схемою порівняння кодів. У випадку відсутності будь-яких помилок блок знаходження істотної ВПС буде працювати в холостому режимі.

Потік істотних ВПС і їх значення затримуються буфером істотних ВПС FIFO2 і буфером значень FIFO3, відповідно, які містять по $winsize + m - 2$ ступенів кожний. Позиції і їх значення на входах буферів відповідають лівому вікну, а затримані позиції (R_l) і затримані значення (W_l) на виході буферів відповідають правому вікну. Як і у випадку із кореляційним методом [1], застосування одного блока знаходження істотної ВПС для двох вікон значно спрощує пристрій.

Блок прийняття рішення про наявність помилок на основі аналізу значення різниці істотних ВПС бітів лівого і правого вікон (L_l і L_r), а також на основі аналізу їх значень (W_l і W_r), робить висновок про наявність в певний момент часу вставки або випадання бітів (бітової помилки). Цей блок реалізований на основі алгоритму виявлення і обчислення параметрів бітових помилок [6]. У випадку виявлення бітової помилки на виході блоку прийняття рішення про наявність помилок видається сигнал SYNCERR, а також подібні йому сигнали: INS/DEL і DL. Блок прийняття рішення про наявність помилок по істотним ВПС відновлює правильне значення центрального біта. Також цей блок, аналізуючи ділянку еталонної кодової послідовності, здійснює порівняння з його дійсним (прийнятим із каналу) затриманим значенням, яке надходить з другого реєстра зсуву RG2. У випадку нерівності цих бітів фіксується адитивна помилка. Якщо ця помилка не була викликана вставкою бітів, то на виході блока прийняття рішення про наявність помилок створюється сигнал про наявність адитивної помилки ADDERR. Якщо рівень ади-

тивних помилок перевищив заданий поріг і значення істотних ВПС бітів зменшилось настільки, що неможливо прийняти правильне рішення про наявність помилок в певний момент часу, то видається сигнал NOISE (неможливість точно виміряти параметри бітових помилок) для пристрою реєстрації інформації про помилки.

Блок формування потоку станів дискретного каналу на основі інформації, яка надходить з блоку прийняття рішень про наявність помилок, формує для пристрою реєстрації інформації про помилки строб запису WRITE і подібну інформацію про стан дискретного каналу за деякий проміжок часу: тип помилки ERRTYPE і довжину помилки ERRSIZE. Безпомилкові стани і адитивні помилки збираються в блоки для формування потоку станів дискретного каналу в пакет. Цим блоком виділяються 4 типи станів дискретного каналу, які показано в табл. 2. В залежності від обраного стану буде формуватися той чи інший тип помилки.

Таблиця 2

4 типи станів дискретного каналу

ERRTYPE1	ERRTYPE0	Тип помилки
0	0	Пустий інтервал (безпомилковий інтервал)
0	1	Пакет адитивних помилок
1	0	Випадання
1	1	Вставки

На основі вищевикладеного можна сказати, що апаратна складність пристрою, який реалізує позиційний метод, набагато менша, ніж пристрій, що реалізує кореляційний метод. Це пов'язано з тим, що в позиційному методі на відміну від кореляційного [1] замість $T = 2^m - 1$ лічильників СТ2 і складної мережі компараторів можуть бути використані типові ПЛІС (Програмовані логічні інтегральні схеми) модулів ОЗП (оперативних запам'ятовувальних пристроїв) і буферних регістрів [4]. Відповідно, на кожний біт прийнятої із каналу послідовності потрібно 22 такти роботи пристрою контролю параметрів бітових помилок, який побудований на основі позиційного методу.

Оцінка апаратної складності і швидкодії

Складність пристрою (див. рис. 2) визначається в основному складністю блоку знаходження найімовірнішої фази і блоку знаходження істотної ВПС. Це пояснюється тим, що кількість елементів блока прийняття рішення про наявність помилок і блока формування потоку станів каналу не залежить ні від періоду тестової послідовності T , ні від розміру вікна $winsize$, тобто визначається оцінка складності $O(1)$. Така оцінка складності отримана з таких міркувань: взятий максимальний розмір вікна, який рівний періоду тестової послідовності ($winsize = T$), в якості тестової послідовності вибрана M -послідовність, період якої рівний $T = 2^m - 1$, а параметр P (довжина помилки) вибраний рівним $P = 30$ так, щоби врешті отримати 32 біт на кодування елемента потоку станів каналу з 2-х бітів, необхідних для виявлення типу помилки.

Пристрій оцінювання характеристик бітових помилок, побудований на основі позиційного методу, характеризується блоком знаходження вагової відносної позиції, який реалізує алгоритм ранжування елементів черги за частотою їх появи. На кожний біт прийнятої із каналу тестової послідовності необхідно забезпечити 22 такти. При цьому рівень збільшення тактової частоти такого варіанта пристрою по відношенню до тактової частоти передачі вихідної бітової послідовності досліджуваного дискретного каналу не перевищуватиме 24-х разів.

В табл. 3 наведена кількість слайсів, ємність пам'яті і тип ПЛІС для реалізації пристроїв для деяких m , які найчастіше зустрічаються на практиці, враховуючи досягнення тактової частоти в 600...650 МГц для сімейств ПЛІС Xilinx Virtex. При цьому максимальна швидкість даних для досліджуваних каналів буде складати приблизно 500...550 Мбіт/с для кореляційного методу і 100...200 Мбіт/с для позиційного методу. Виграш за кількістю слайсів пристрою контролю параметрів бітових помилок, побудованого на основі позиційного методу, в порівнянні із кореляційним буде отриманим за рахунок ефективнішого використання пам'яті кристалу і складатиме від 4-х до 30-ти разів в діапазоні ступенів, які утворюють многочлени M -послідовностей з m від 5 до 8.

Максимальні оцінки пристроїв для деяких значень m

m	Кореляційний метод			Позиційний метод		
	Кількість слайсів ($4,5 \cdot 2^m + 9,5$) $m + 2^m + 33$	Ємність пам'яті, біт ($m + 1$)($2m + 1$) - $2m - 1$	Тип ПЛІС	Кількість слайсів $29m + 59$	Ємність пам'яті, біт $4m^2 + (8 \cdot 2^m - 7)m + 2^{m-1} - 2$	Тип ПЛІС
5	833 (54,2 %)	373	XC2V250	204 (80%)	1357	XC2V40
6	1882 (61,3 %)	883	XC2V500	233 (60%)	3228	XC2V60
7	4260 (83,2 %)	2033	XC2V1000	262 (51%)	7471	XC2V80
8	9581 (89,1 %)	4591	XC2V2000	291 (38%)	16966	XC2V100

Висновки

Встановлено, що використання спеціальних послідовностей синхроімпульсів з однозначним визначенням фази для побудови апаратно-орієнтованих алгоритмів обчислення параметрів бітових помилок дозволяє знизити ступінь впливу адитивних завад та підвищити точність обчислення характеристик (вставок і видалень) бітових помилок.

Запропонований позиційний метод оцінювання параметрів бітових помилок, який спирається на особливі властивості структури застосованих тестових послідовностей, що дозволяє виявляти бітові помилки на фоні адитивних завад і оцінювати їх параметри, а також відокремлювати одну від одної помилки різних типів: вставки, випадання і фонові адитивні помилки.

Показано, що реалізація позиційного методу, на відміну від кореляційного, дає вигоду для пристрою, побудованого на основі позиційного методу, щодо зменшення кількості потрібних для реалізації ПЛІС. Зменшення буде складати від 4 до 32 разів в діапазоні ступенів твірних многочленів M -послідовностей $m = 5 \dots 8$.

СПИСОК ВИКОРИСТАНОЇ ЛІТЕРАТУРИ

1. Кичак В. М. Кореляційний метод оцінювання параметрів бітових помилок / В. М. Кичак, В. Д. Тромсюк // Вісник Хмельницького національного університету. — 2015. — № 5. — С. 180—185. — (Технічні науки).
2. Прокис Джон. Цифровая связь / Прокис Джон. ; пер. с англ. : под ред. Д. Д. Кловского. — М. : Радио и связь. 2000. — 800 с.
3. NIST SP 800-22rev1a. A Statistical Test Suite for Random and Pseudorandom Number Generators for Cryptographic Applications [Електронний ресурс] // National Institute of Standards and Technology Special Publication 800-22rev1a, 2010, 131 p. — Режим доступу : [www/URL: http://csrc.nist.gov/publications/nistpubs/800-22-rev1a/SP800-22rev1a.pdf](http://csrc.nist.gov/publications/nistpubs/800-22-rev1a/SP800-22rev1a.pdf) (дата звернення: 14.04.2016). — Назва з екрана.
4. Патент № 5349611 США. МПК H04L 007/00; H04L 009/00; H04J 003/6. Recovering synchronization in a data stream. / George R. Varian, Palo Alto, Calif ; заявл. 13.01.93; N003896; опубл. 20.09.95.
5. Бакланов И. Г. Методы измерений в системах связи / И. Г. Бакланов. — М. : ЭКО-ТРЕНДЗ, 1999. — 196 с. ; гл.б.
6. Kuchak V. M. Initial data processing algorithms of bit error rate testers / V. M. Kuchak, V. D. Tromsyuk // Modern Problems of Radio Engineering, Telecommunications and Computer Science : Міжнар. наук.-техн. конф., 23—26 лютого, 2016 р. : тези доп. — Д., 2016. — С. 566—568.

Рекомендована кафедрою телекомунікаційних систем та телебачення ВНТУ

Стаття надійшла до редакції 14.09.2015

Кичак Василь Мартинович — д-р тех. наук, професор, декан факультету радіотехніки, зв'язку та приладобудування;

Тромсюк Володимир Дмитрович — аспірант кафедри телекомунікаційних систем та телебачення, e-mail: tvd1989@mail.ru.

Вінницький національний технічний університет, Вінниця

V. M. Kychak¹
V. D. Tromsiuk¹

Position Method of Estimation of Parameters of Bit Errors

¹Vinnitsia National Technical University

This paper investigated and improved positional bit error measurement method, which unlike other positions into account and inserts fall out bits that can detect bit errors on additive background noise and evaluate their options. Also, the method allows to separate errors of various types: insertion loss and background additive error.

Keywords: M-sequence, bit error, insertion, delete, error addition bit.

Kychak Vasyi M. — Dr. Sc. (Eng.), Professor, Dean of the Department of Radio Engineering;

Tromsiuk Volodymyr D. — Post-Graduate Student of the Chair of Telecommunication Systems and Television,
e-mail: tvd1989@mail.ru

В. М. Кичак¹
В. Д. Тромсюк¹

Позиционный метод оценки параметров битовых ошибок

¹Винницкий национальный технический университет

Разработан позиционный метод оценивания битовых ошибок, который в отличие от других учитывает позиции вставок и выпадений (удалений) бит, что позволяет обнаруживать битовые ошибки на фоне аддитивных помех и оценивать их характеристики. Также метод позволяет отделять одну от другой ошибки разных типов: вставка, выпадение и фоновые аддитивные ошибки.

Ключевые слова: M-последовательность, битовая ошибка, вставки, выпадения, аддитивные битовые ошибки.

Кичак Василий Мартьянович — д-р техн. наук, профессор, декан факультета радиотехники, связи и приборостроения;

Тромсюк Владимир Дмитриевич — аспирант кафедры телекоммуникационных систем и телевидения,
e-mail: tvd1989@mail.ru