

РАДІОЕЛЕКТРОНІКА ТА РАДІОЕЛЕКТРОННЕ АПАРАТОБУДУВАННЯ

УДК 621.372

А. П. Бондарєв¹
С. І. Алтунін¹

ДОСЛІДЖЕННЯ УМОВ ЗРИВУ СИНХРОНІЗАЦІЇ У ПРОГРАМНО РЕАЛІЗОВАНОМУ ПРИСТРОЇ ФАПЧ

¹Національний університет «Львівська політехніка»

Досліджено граничні умови працездатності програмно реалізованого безфільтрового пристрою ФАПЧ. Розглянуто принцип дії ФАПЧ у статичному режимі та виведено вираз для обчислення смуги утримання досліджуваного пристрою ФАПЧ. Експериментально отримано динаміку зміни фазової помилки синхронізації в часі для різних початкових умов, а також смуги утримання для низки значень опорної частоти ГКН та частоти зрізу широкопasmового фільтра.

Ключові слова: зрив синхронізації, програмно реалізований пристрій ФАПЧ, ФАПЧ першого порядку, частотна і фазова помилка синхронізації, фазовий детектор, смуга утримання, генератор керований напругою (ГКН).

Вступ

Пристрої фазової синхронізації є невід'ємною частиною радіоелектронної апаратури різноманітного призначення, чи то систем радіолокації та радіонавігації, чи систем керування та обміну інформацією. Зазвичай це пристрій фазового автоматичного підстроювання частоти (ФАПЧ), який має досить просту структуру та здатний виконувати численні задачі, такі як здійснення кутової модуляції та демодуляції, відновлення несучої частоти, синтез частот, підсилення сигналу з кутовою модуляцією тощо [1]. Через це надійність роботи ФАПЧ та його здатність зберігати синхронізацію в будь-яких умовах експлуатації багато в чому визначає працездатність усієї системи в цілому.

В реальних умовах, як і будь-який інший радіоелектронний пристрій, ФАПЧ піддається впливу різних детермінованих і випадкових дій, що можуть спричинити зрив синхронізації. Наскільки ефективно ФАПЧ може протидіяти цим впливам визначається його параметрами. Умови зриву синхронізації достатньо добре вивчені аналітично та досліджені на імітаційних моделях лінійних ФАПЧ першого та другого порядку [2—4]. В цій роботі пропонується дослідити граничні умови працездатності реального, програмно реалізованого пристрою ФАПЧ.

Завданням статті є виведення критерію працездатності для створеного пристрою ФАПЧ 1-го порядку, за порушення якого настає зрив синхронізації.

Будова пристрою ФАПЧ та його математична модель

Розроблений ФАПЧ є пристроєм 1-го порядку, оскільки він не містить у собі фільтра, який зазвичай розташований за фазовим детектором (рис. 1). На вході та виході схеми присутні АЦП і ЦАП, відповідно, адже фазовий детектор (ФД) та генератор, керований напругою (ГКН), є програмно реалізованими і оперують цифровими сигналами.

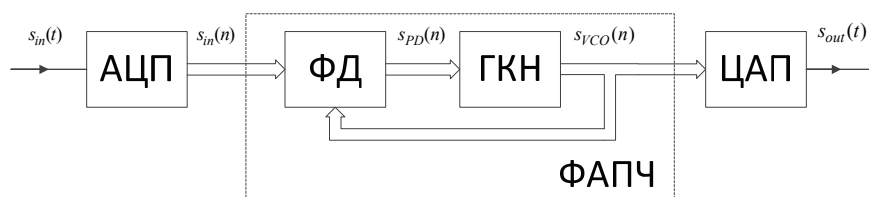


Рис. 1. Структурна схема безфільтрового пристрою ФАПЧ

Передавальна функція такого пристрою ФАПЧ матиме вигляд [2]

$$H(s) = \frac{1}{1 + s / K_0 K_{PD}} = \frac{K_0 K_{PD}}{s + K_0 K_{PD}}, \quad (1)$$

де K_{PD} , K_0 — коефіцієнти передачі ФД та ГКН, відповідно, s — комплексна змінна.

ФД в цьому пристрої виконує роль перемножувача відліків вхідного та вихідного сигналів. Попри те, що цей пристрій ФАПЧ є безфільтровим, його ФД містить у собі широкосмуговий фільтр, який придушує складову з подвійною частотою. Таким чином, сигнал на виході ФД є функцією від різниці фаз $\theta(n)$ між вхідним та вихідним сигналом

$$s_{PD}(n) = K_{PD} \sin \theta(n). \quad (2)$$

Для малих значень частотного розбалансу виконуватиметься умова $\theta(n) \ll 1$, що дозволяє лінеаризувати математичну модель ФД (рис. 2)

$$s_{PD}(n) \approx K_{PD} \theta(n). \quad (3)$$

ГКН цього пристрою функціонує як класичний DDS-синтезатор. Детально принцип роботи такого синтезатора описано в [5].

ГКН формує на виході гармонічне коливання

$$s_{VCO}(n) = \cos(\phi(n)), \quad (4)$$

фаза сигналу якого $\phi(n)$ керується сигналом з ФД [6]

$$\phi(n) = \omega_0 \Delta T n + \psi(n) = \omega_0 \Delta T n + (K_0 \Delta T s_{PD}(n-1) + \psi(n-1)). \quad (5)$$

Статичний режим роботи ФАПЧ. Статична помилка та смуга утримання ФАПЧ

Статичний режим роботи ФАПЧ означає те, що сигнал помилки на вході ГКН в усталеному режимі (синхронізму) є постійною величиною. В цьому пристрої ФАПЧ сигналом помилки виступає сигнал з виходу ФД, оскільки він керує фазою сигналу з ГКН.

Нехай сигнал на виході ГКН описується виразом $s_{VCO}(n) = \cos(\omega_0 n \Delta T + \psi(n))$, а вхідний сигнал — $s_{in}(n) = \sin((\omega_0 + \Delta\omega)n \Delta T)$, де ω_0 — опорна частота ГКН, ΔT — інтервал дискретизації, $\psi(n)$ — поточна фаза вихідного сигналу з ГКН, $\Delta\omega$ — початковий частотний розбаланс.

З виразу (5) випливає

$$\psi(n) - \psi(n-1) = K_0 \Delta T s_{PD}(n-1). \quad (6)$$

В режимі синхронізму різниця фаз між вхідним та вихідним сигналом є постійною

$$\theta(n) = \Delta\omega n \Delta T - \psi(n) = \phi_0 = \text{const}. \quad (7)$$

Це зокрема означає, що $\theta(n) = \theta(n-1)$.

$$\Delta\omega n \Delta T - \psi(n) = \Delta\omega(n-1) \Delta T - \psi(n-1). \quad (8)$$

Після підстановки (6) у (8) отримуємо:

$$\Delta\omega = K_0 s_{PD}(n-1). \quad (9)$$

З виразу (9) можна зробити висновок, що статичний режим роботи цього ФАПЧ є можливим за умови, коли частота сигналу на вході не змінюватиметься в часі. Крім того, частотний розбаланс $\Delta\omega$ не повинен перевищувати деякого граничного значення. Це обмеження пояснюється тим, що характеристика ФД визначена в діапазоні $[-\pi/2 \dots \pi/2]$ (див. рис. 2). Більше того, в реальному пристрої ФАПЧ за великих значень фазової помилки ця характеристика перестає бути лінійною.

Максимального значення величина фазової помилки $s_{PD}(n) = K_{PD}$ досягає коли $\phi_0 = \pi/2$. Підставивши (2) в (9), можна отримати смугу утримання f_h пристрою ФАПЧ:

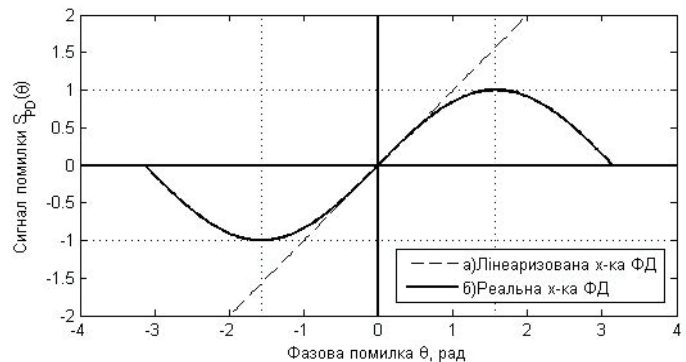


Рис. 2. Лінеаризована та реальна характеристики ФД при $K_{PD} = 1$

$$f_h = \frac{K_0 K_{PD}}{2\pi}. \quad (10)$$

Оскільки характеристика ФД є непарною функцією, то вираз (10) справедливий для розбалансу як в бік верхніх частот, так і нижніх, а повна смуга утримання $2f_h$ розміщена симетрично відносно опорної частоти ГКН.

Апаратна та програмна частини пристрою ФАПЧ

Блок-схема експерименту, яка зображена на рис. 3, містить в собі демонстраційну плату STM32F4 Discovery, на якій програмно реалізований пристрій ФАПЧ, а також генератор гармонічних коливань, осцилограф та персональний комп'ютер (ПК). Обмін даними між ПК і мікроконтролером здійснюється по інтерфейсу UART через перетворювач USB-to-Serial. Детальніша інформація щодо роботи цієї схеми та основних параметрів демонстраційної плати STM32F4 Discovery викладена в роботі [6].

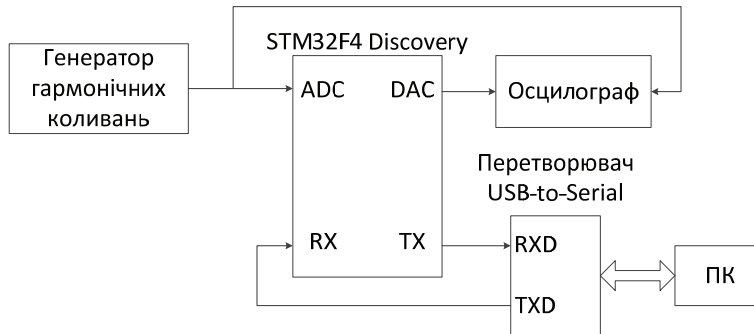


Рис. 3. Блок-схема експерименту (аналогічна схемі в роботі [6])

Програмне забезпечення розроблене в середовищі Keil μ Vision 5.15 з використанням бібліотеки SPL (Standard Peripheral Library). Алгоритм роботи ПЗ, який зображений на рис. 4, майже повністю повторює алгоритм роботи ФАПЧ з роботи [6] за винятком того, що в цьому експерименті ФАПЧ є безфільтровим, тому сигнал з ФД відразу надходить на ГКН.

Решта функціональних компонентів досліджуваного ФАПЧ та пристрою ФАПЧ з роботи [6] є однаковими, як і ГКН. В [6] детально описано механізм роботи такого ГКН в конкретному реалізованому пристрої та наведено алгоритм його роботи.

Результати дослідження

Проведені експерименти стосуються дослідження роботи ФАПЧ на межі його смуги утримання. Для цього задано такі його параметри: $K_{PD} = 0,5$; $K_0 = 1000$; частота дискретизації $F_s = 50$ кГц; опорна частота ГКН $f_0 = 2,5$ кГц. Таким чином смуга утримання такого пристрою, розрахована за формулою (10), дорівнюватиме $f_h = 79,58$ Гц.

Проаналізовано поведінку ФАПЧ на близьких між собою частотах $f_1 = f_0 + \Delta f_1$ та $f_2 = f_0 + \Delta f_2$, проте розміщених по різні боки від граничної робочої частоти $f_0 + f_h$ (тобто $\Delta f_1 < f_h < \Delta f_2$). Для прикладу, вибрано значення $\Delta f_1 = 79$ Гц (рис. 5а) та $\Delta f_2 = 89$ Гц (рис. 5б).

Отримані результати, що зображені на рис. 5, показали, що ФАПЧ знаходиться в режимі синхронізму допоки фазове розузгодження не перевищує 90° . З досягненням цього граничного значення

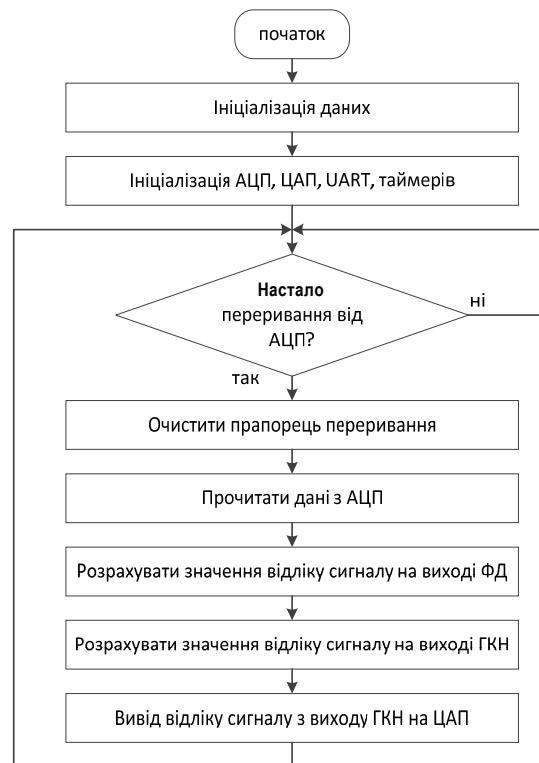


Рис. 4. Алгоритм роботи ПЗ при замкнутому контурі зворотнього зв'язку [6]

ня рівновага системи стає нестійкою, адже за подальшого мінімального збільшення частоти вхідного колювання фазовий розбаланс дедалі збільшується, що призводить до зриву синхронізації. Цей момент чітко зафіксовано на рис. 5б.

Аналогічні експерименти проведено і на нижній межі смуги утримання, навколо частоти $f_0 \dots f_h$ (рис. 5в, г) для частот $f_3 = f_0 - \Delta f_1$ (рис. 5в) та $f_4 = f_0 - \Delta f_2$ (рис. 5г). В цьому випадку граничною точкою рівноваги системи буде значення фазового зсуву -90° .

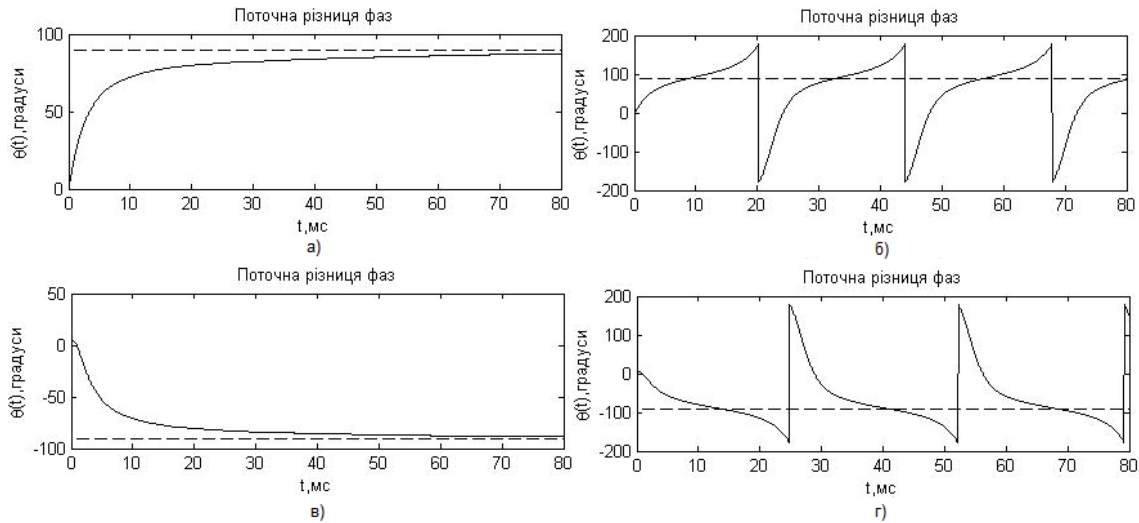


Рис. 5. Різниця фаз між сигналами на вході та виході ФАПЧ для різних значень початкового частотного розузгодження: а — $\Delta f_1 = 79$ Гц; б — $\Delta f_2 = 89$ Гц; в — $\Delta f_1 = -79$ Гц; г — $\Delta f_2 = -89$ Гц

На рис. 6 показано вплив частоти зрізу f_c широкосмугового фільтра та опорної частоти ГКН на величину смуги пропускання досліджуваного пристрою. Як видно з (10), що в ідеалі смуга утримання не повинна залежати від цих параметрів. Проте, сигнал на виході ФД (вираз (3)), крім постійної складової, що залежить від різниці фаз, містить також гармоніку биття з частотою вдвічі більшою частоти f_0 (якою зазвичай нехтують для спрощення математичної моделі ФАПЧ). У випадку недостатньої фільтрації цієї гармоніки ФАПЧ піддається впливу нелінійних спотворень, які потім проявляються в якості флуктуацій фази вихідного сигналу, що погіршують його якість. В практичному використанні такий режим є недоцільним (смуга пропускання фільтра завжди обирається меншою за смугу утримання), але отриманий результат показує адекватність методики вимірювань та функціональність реалізованого пристрою ФАПЧ.

З рис. 6 випливає, якщо значення відношення $f_c / f_0 < 0,4$, то рівень фільтрації є достатньо хорошим, адже значення верхньої та нижньої смуг утримання для різних значень опорної частоти ГКН є практично однакові. Зі збільшенням частоти зрізу відбувається поступове збільшення нижньої смуги утримання та зменшення верхньої. Причому ці зміни проявляються більше для малих значень опорної частоти ГКН.

Також варто зазначити, що під час вимірювання смуги утримання має місце деяка систематична похибка, яка, щоправда, є незначною (близько 1%). Її причиною є неточність тактової частоти мікроконтролера, що, в

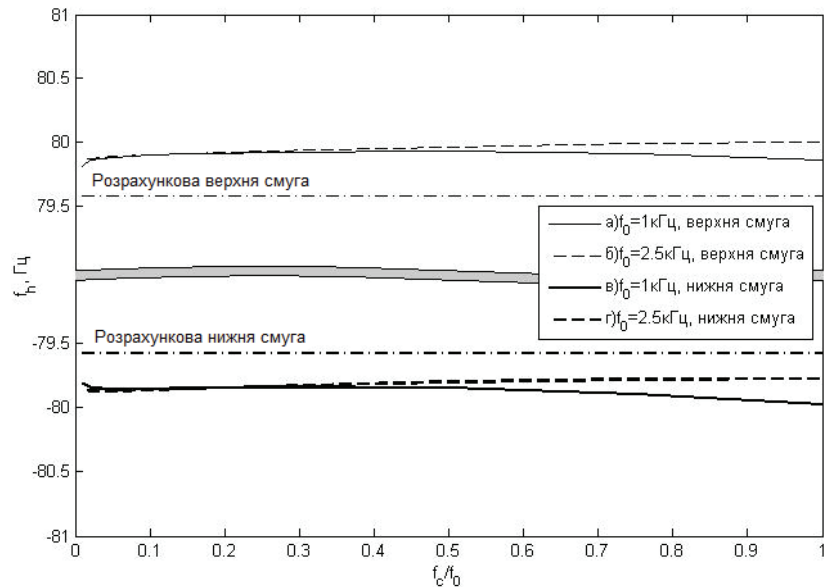


Рис. 6. Залежність смуги утримання пристрою ФАПЧ від відношення частоти зрізу широкосмугового фільтра до опорної частоти ГКН: а, в — $f_0 = 1$ кГц; б, г — $f_0 = 2,5$ кГц

свою чергу, зумовлює зміну частоти дискретизації. Різниця між фактичною та номінальною частотою дискретизації (заданих в програмі) спричиняє додатковий приріст різниці фаз між вхідним та вихідним сигналом, значення якої безпосередньо впливає на смугу утримання ФАПЧ.

Висновки

Результати дослідження показують, що основним критерієм збереження синхронізму для програмно реалізованого пристрою ФАПЧ є знаходження частоти вхідного сигналу в межах смуги утримання ФАПЧ. В такому випадку забезпечується коректна робота фазового детектора, сигнал на виході ФАПЧ повністю відповідає вхідному по частоті, а по фазі зсунутий не більш ніж на 90° .

У разі виходу за межі смуги пропускання в деякий момент часу настає зрив синхронізму, характеристика ФД не дає можливості детектувати різницю фаз між сигналами більше $\pm 90^\circ$, тому відбувається пропуск періодів вхідного коливання через те, що величини сигналу помилки з ФД недостатньо для забезпечення необхідного приросту фази вихідного сигналу.

Критично важливо для коректної роботи ФАПЧ максимально придушити подвійну складову сигналу на виході ФД. Тоді смуга утримання ФАПЧ буде симетричною відносно опорної частоти ГКН і не змінюватиме свою величину у разі зміщення опорної частоти у бік верхніх чи нижніх частот.

СПИСОК ВИКОРИСТАНОЇ ЛІТЕРАТУРИ

1. Basab Bijoy Purkayastha. A Digital Phase Locked Loop based Signal and Symbol Recovery System for Wireless Channel / Basab Bijoy Purkayastha, Kandarpa Kumar Sarma. — New Delhi: Springer, 2015. — 254 с.
2. Best R. E. Phase-locked loops: design, simulation, and applications (professional engineering) / Roland E. Best. — New York : McGraw-Hill Companies Inc., 2003. — 436 с.
3. Иванов А. А. Анализ безфильтровой дискретной системы фазовой автоподстройки при наличии нормального белого шума / А. А. Иванов, М. А. Рязанова, И. И. Кровяков // Научный Вестник Московского Государственного Технического Университета Гражданской Авиации. — Москва. — 2007. — № 117. — С. 137—148. — Радиофизика и радиотехника.
4. Дядюра М. О. Исследование характеристик срыва слежения в системе фазовой автоподстройки частоты / М. О. Дядюра, А. Р. Мухетдинова // Информационные технологии, телекоммуникации и системы управления : 2-я Международная конференция студентов, аспирантов и молодых ученых : сб. докл. — Екатеринбург: [УрФУ], 2016. — С. 103—111.
5. Полікарівських О. І. Фазове коло як основа класифікації прямих синтезаторів частоти / О. І. Полікарівських // Вісник Хмельницького національного університету. — 2014. — № 5. — С. 133—139.
6. Алтунин С. И. Экспериментальное исследование переходных процессов в программно-аппаратном цифровом устройстве фазовой автоподстройки частоты / С. И. Алтунин, А. П. Бондарев // Технология и конструирование в электронной аппаратуре. — 2016. — № 4—5. — С. 15—22.

Рекомендована кафедрою телекомунікаційних систем та телебачення ВНТУ

Стаття надійшла до редакції 14.02.2017

Бондарєв Андрій Петрович — д-р техн. наук, професор, професор кафедри теоретичної радіотехніки та радіовимірювання, e-mail: bondap@ukr.net ;

Алтунін Сергій Ігорович — аспірант кафедри теоретичної радіотехніки та радіовимірювання, e-mail: serg.alt.i@gmail.com .

Національний університет «Львівська політехніка», Львів

A. P. Bondariev¹
S. I. Altunin¹

Investigation of Conditions of Synchronization Loss in Software Phase-Locked Loop

¹Lviv Polytechnic National University

This article is devoted to the investigation of boundary working capacity conditions of 1st order software PLL. The principle of operation of the PLL in static mode has been considered and an expression for calculating the PLL hold range has

been deduced. The paper presents experimentally obtained dynamics of phase synchronization error over time for different initial conditions as well as the PLL hold range for a number of values of VCO center frequency and cutoff frequency of broadband filter.

Keywords: synchronization loss, software PLL, first-order PLL, frequency and phase synchronization error, phase detector, hold range, voltage controlled oscillator (VCO).

Bondariev Andrii P. — Dr. Sc. (Eng.), Professor, Professor of the Chair of Theoretical Radio Engineering and Radio Measurement, e-mail: bondap@ukr.net ;

Altunin Serhii I. — Post-Graduate Student of the Chair of Theoretical Radio Engineering and Radio Measurement, e-mail: serg.alt.i@gmail.com

А. П. Бондарев¹
С. И. Алтунин¹

Исследование условий срыва синхронизации в программно реализованном устройстве ФАПЧ

¹Национальный университет «Львовская политехника»

Исследованы граничные условия работоспособности программно реализованного бесфильтрового устройства ФАПЧ. Рассмотрено принцип действия ФАПЧ в статическом режиме и выведено выражение для вычисления полосы удержания исследуемого устройства ФАПЧ. Экспериментально получена динамика изменения фазовой ошибки синхронизации времени для различных начальных условий, а также полосы удержания для ряда значений опорной частоты ГУН и частоты среза широкополосного фильтра.

Ключевые слова: срыв синхронизации, программно реализованное устройство ФАПЧ, бесфильтровой ФАПЧ, частотная и фазовая ошибка синхронизации, фазовый детектор, полоса удержания, генератор, управляемый напряжением (ГУН).

Бондарев Андрей Петрович — д-р техн. наук, профессор, профессор кафедры теоретической радиотехники и радиоизмерения, e-mail: bondap@ukr.net ;

Алтунин Сергей Игоревич — аспирант кафедры теоретической радиотехники и радиоизмерения, e-mail: serg.alt.i@gmail.com